

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Application of:

**Thuyen Lee**

Serial No.: 10/800,495

Filing Date: March 15, 2004

Title: **Device for Synchronization of a Mobile  
Radio Receiver to a Frame Structure  
of a Received Radio Signal**

§  
§  
§  
§  
§  
§  
§  
§  
§  
§  
§

Group Art Unit: 2681

Examiner:

Attny. Docket No. 068758.0176

Client Ref.: IO396US/LG/pp

Mail Stop Missing Parts  
Commissioner for Patents  
P.O. Box 1450  
Alexandria, VA 22313-1450

CERTIFICATE OF MAILING VIA EXPRESS MAIL

PURSUANT TO 37 C.F.R. § 1.10, I HEREBY CERTIFY THAT I HAVE INFORMATION AND A REASONABLE BASIS FOR BELIEF THAT THIS CORRESPONDENCE WILL BE DEPOSITED WITH THE U.S. POSTAL SERVICE AS EXPRESS MAIL POST OFFICE TO ADDRESSEE, ON THE DATE BELOW, AND IS ADDRESSED TO:

MAIL STOP MISSING PARTS  
COMMISSIONER FOR PATENTS  
P.O. BOX 1450  
ALEXANDRIA, VA 22313-1450

*Ann Kenessey*

EXPRESS MAIL LABEL: EV449864952US  
DATE OF MAILING: JUNE 10, 2004

SUBMISSION OF PRIORITY DOCUMENT

Dear Sir:

We enclose herewith a certified copy of German patent application 103 11 323.1 which is the priority document for the above-referenced patent application.

Respectfully submitted,

BAKER BOTTS L.L.P. (023640)

Date: June 10, 2004

By: *A. Grubert*

Andreas H. Grubert

(Limited recognition 37 C.F.R. §10.9)

One Shell Plaza

910 Louisiana Street

Houston, Texas 77002-4995

Telephone: 713.229.1964

Facsimile: 713.229.7764

AGENT FOR APPLICANTS



## Prioritätsbescheinigung über die Einreichung einer Patentanmeldung

**Aktenzeichen:** 103 11 323.1

**Anmeldetag:** 14. März 2003

**Anmelder/Inhaber:** Infineon Technologies AG,  
81669 München/DE

**Bezeichnung:** Vorrichtung zur Synchronisation eines Mobilfunk-  
empfängers auf eine Rahmenstruktur eines  
empfangenen Funksignals

**IPC:** H 04 L 7/08

Die angehefteten Stücke sind eine richtige und genaue Wiedergabe der ur-  
sprünglichen Unterlagen dieser Patentanmeldung.

München, den 11. März 2004  
Deutsches Patent- und Markenamt  
Der Präsident  
Im Auftrag

A handwritten signature in black ink, likely belonging to the official representing the German Patent and Trademark Office.

Wallner

## Beschreibung

Vorrichtung zur Synchronisation eines Mobilfunkempfängers auf eine Rahmenstruktur eines empfangenen Funksignals

5

Die Erfindung betrifft eine Vorrichtung für einen Mobilfunkempfänger, mittels welcher der Mobilfunkempfänger auf die Rahmenstruktur eines von einer Basisstation ausgesendeten und von dem Mobilfunkempfänger empfangenen Funksignals synchronisiert wird.

10

Nach dem UMTS (Universal Mobile Telecommunications System)-Standard werden Daten zwischen der Basisstation und dem Mobilfunkempfänger in einer Rahmenstruktur übertragen. Jeder Rahmen (englisch: frame) enthält im UMTS-Standard 15 Zeitschlitzze (englisch: slot), welche wiederum jeweils 2560 Chips aufweisen.

15

Zum Betrieb eines Mobilfunksystems ist eine zeitliche Synchronität zwischen der Basisstation und dem Mobilfunkempfänger notwendig. Die dazu erforderliche Synchronisation des Mobilfunkempfängers wird unter anderem beim Einschalten des Mobilfunkempfängers, beim Übergang in eine neue Zelle bzw. auf Aufforderung von höheren Protokollierungsschichten durchgeführt. Dabei wird zwischen einer Zeitschlitz- und einer Rahmensynchronisation unterschieden. Ziel der Zeitschlitzsynchronisation ist es, die Zeitschlitzgrenzen zu finden. Sind die Zeitschlitzgrenzen gefunden, so kann die Rahmensynchronisation durchgeführt werden. Dabei wird der Beginn eines Rahmens gesucht.

20

25

30

Für die Zeitschlitz- und Rahmensynchronisationen stehen vorgegebene, jeweils aus einer Folge von Chips bestehende Synchronisationscodes zur Verfügung. Die Synchronisationscodes werden von der Basisstation zu Beginn jedes Zeitschlitzes ausgesendet und liegen in dem Mobilfunkempfänger vor. Die von dem Mobilfunkempfänger empfangenen Synchronisationscodes wer-

35

den mit den bekannten Synchronisationscodes korreliert. Aus den Korrelationsergebnissen werden die Zeitschlitz- und Rahmengrenzen ermittelt.

- 5 Während der für die Zeitschlitzsynchronisation verwendete Zeitschlitzsynchronisationscode auch die Bezeichnung „Primary Synchronization Code“ (PSC) trägt, werden die für die Rahmensynchronisation verwendeten Rahmensynchronisationscodes auch als „Secondary Synchronization Codes“ (SSC) bezeichnet.

10

Im Folgenden wird die Synchronisation eines Mobilfunkempfängers auf die Rahmenstruktur eines von einer Basisstation ausgesendeten Funksignals betrachtet.

- 15 Im UMTS-Standard gibt es 16 verschiedene Rahmensynchronisationscodes  $C_{SSCa}$  ( $a = 1, 2, \dots, 16$ ), welche jeweils aus 256 Chips bestehen. Jeder Rahmensynchronisationscode  $C_{SSCa}$  wird erzeugt mittels einer positionsweisen Multiplikation einer erzeugenden Hadamard-Folge mit einer allen Rahmensynchronisationscodes  $C_{SSCa}$  gemeinsamen Folge  $z$ . Die Folge  $z$  ist folgendermaßen aufgebaut, wobei  $\otimes$  das Kroneckerprodukt darstellt:
- 20

$$\begin{aligned} z &= [b, b, b, -b, b, b, -b, -b, b, -b, b, -b, -b, -b, -b] \\ &= [1, 1, 1, -1, 1, 1, -1, -1, 1, -1, 1, -1, -1, -1, -1] \otimes b \quad (1) \end{aligned}$$

25

Gemäß Gleichung (1) setzt sich die Folge  $z$  aus 16 Folgengliedern zusammen. Jedem Folgenglied liegt wiederum eine Folge  $b$  zugrunde, welche jeweils entweder mit +1 oder mit -1 multipliziert ist. Die Folge  $b$  ist komplexwertig und wird aus einer Folge von 16 Chips erzeugt, welche jeweils entweder den Wert +1 oder den Wert -1 annehmen können:

30

$$b = (1+j) [1, 1, 1, 1, 1, 1, -1, -1, -1, 1, -1, 1, -1, 1, 1, -1] \quad (2)$$

- 35 Kombiniert man die Gleichungen (1) und (2), so wird ersichtlich, dass die Folge  $z$  insgesamt 256 Chips aufweist.

Eine positionsweise Multiplikation der Folge  $z$  mit 16 unterschiedlichen Hadamard-Folgen, die ebenfalls eine Länge von 256 Chips aufweisen, liefert die 16 unterschiedlichen Rahmensynchronisationscodes  $C_{SSCa}$ .

5

Zu Beginn jedes Zeitschlitzes wird ein bestimmter Rahmensynchronisationscode  $C_{SSCa}$  von der Basisstation ausgesendet. Die Reihenfolge der ausgesendeten Rahmensynchronisationscodes  $C_{SSCa}$  ist bei einer gegebenen Basisstation in jedem Rahmen gleich. Die möglichen Reihenfolgen, in welcher die Rahmensynchronisationscodes  $C_{SSCa}$  innerhalb eines Rahmens ausgesendet werden können, sind durch sogenannte Codegruppen  $CG(m)$  ( $m = 0, 1, \dots, 63$ ) vorgegeben:

$$15 \quad CG(m) = [C_{m,0}, C_{m,1}, \dots, C_{m,14}] \quad (3)$$

Die Elemente  $C_{m,k}$  der Codegruppen  $CG(m)$  sind der Menge der Rahmensynchronisationscodes  $C_{SSCa}$  entnommen:

$$20 \quad C_{m,k} \in \{C_{SSC1}, C_{SSC2}, \dots, C_{SSC16}\} \quad (4)$$

Der Index  $k$  ( $k = 0, 1, \dots, 14$ ) gibt die fortlaufende Nummerierung der 15 Zeitschlitzte eines Rahmens an.

25 Insgesamt gibt es 64 Codegruppen  $CG(m)$ . Die Codegruppen  $CG(m)$  sind so aufgebaut, dass innerhalb der Menge der Codegruppen  $CG(m)$  jede zyklische Verschiebung der Elemente  $C_{m,k}$  einer Codegruppe  $CG(m)$  nur einmal vorkommt. Dies bedeutet, dass eine zyklische Verschiebung der Elemente  $C_{m',k}$  einer Codegruppen  
 30  $CG(m')$  um mehr als 0 und weniger als 15 Stellen nicht identisch ist mit einer zyklischen Verschiebung der Elemente  $C_{m'',k}$  einer anderen Codegruppe  $CG(m'')$ . Ferner bedeutet dies, dass innerhalb einer Codegruppe  $CG(m)$  keine zyklische Verschiebung der Elemente  $C_{m,k}$  um mehr als 0 und weniger als 15  
 35 Stellen identisch ist mit einer anderen zyklischen Verschiebung innerhalb derselben Codegruppe  $CG(m)$ .

Die 64 Codegruppen  $CG(m)$  sind in Fig. 1 in einer Tabelle aufgetragen. Die Codegruppen  $CG(m)$  finden sich ferner in der UMTS-Spezifikation „Spreading and modulation (FDD)“, 3rd Generation Partnership Project TS 25.213 V4.3.0 (2002-06) und zwar im Abschnitt 5.2.3.2 und dort in Tabelle 4. Die Einträge in der Tabelle von Fig. 1 geben den Index  $a$  des Rahmensynchronisationscodes  $C_{SSCa}$  an, welcher zu Beginn eines bestimmten Zeitschlitzes  $k$  für eine bestimmte Codegruppe  $CG(m)$  ausgesendet werden soll. Beispielsweise bezeichnet der Eintrag "7", welcher sich in der Tabelle unter dem Zeitschlitz #4 und der Codegruppe  $CG(1)$  findet, den Rahmensynchronisationscode  $C_{SSC7}$ . Im Folgenden wird auf die Tabelle aus Fig. 1 als  $64 \times 15$ -Matrix  $CG(m,k)$  ( $m = 0, 1, \dots, 63$ ;  $k = 0, 1, \dots, 14$ ) Bezug genommen.

Bei der Durchführung der Rahmensynchronisation ist die Zeitschlitzsynchronisation üblicherweise abgeschlossen, sodass die Zeitschlitzgrenzen bekannt sind. Somit können die zu Beginn eines Zeitschlitzes in den Mobilfunkempfänger eingehenden 256 Chips der Rahmensynchronisationscodes detektiert werden und zur Bestimmung der Rahmengrenzen herangezogen werden.

Beginnend von dem Startindex jedes Zeitschlitzes werden jeweils 256 Abtastwerte zunächst mit der komplexwertigen Folge  $z$  positionsweise multipliziert. Anschließend wird aus jeweils 16 aufeinander folgenden Multiplikationsergebnissen eine Summe gebildet. Dies entspricht einer Korrelation der Abtastwerte mit der Folge  $b$ , welche der Folge  $z$  zugrunde liegt. Dabei ist auch schon das Vorzeichen beachtet worden, mit welchem die Folge  $b$  in Abhängigkeit von ihrer Position in der Folge  $z$  behaftet ist. Insgesamt ergeben sich 16 komplexwertige Korrelationswerte  $X(i)$  ( $i = 0, 1, \dots, 15$ ) für jeden Zeitschlitz. Die Korrelationswerte  $X(i)$  werden in einem Spaltenvektor  $X$  zusammengefasst:

$$X = [X(0), X(0), \dots, X(15)]^T \quad (5)$$

Bislang ist in die Korrelationswerte  $X(i)$  lediglich die Folge  $z$  eingegangen. Für eine vollständige Rahmensynchronisation müssen noch die Hadamard-Folgen, mit denen die Folge  $z$  zur Erzeugung der Rahmensynchronisationscodes  $C_{SSCa}$  multipliziert worden ist, berücksichtigt werden. Dies geschieht im Rahmen einer Hadamard-Transformation. Dazu wird der Vektor  $X$  mit einer  $16 \times 16$ -Hadamard-Matrix  $H_{16}$  multipliziert, und als Ergebnis ergibt sich ein Spaltenvektor  $Y$ , welcher 16 Komponenten  $Y(i)$  ( $i = 0, 1, \dots, 15$ ) aufweist:

10

$$\begin{bmatrix} Y(0) \\ Y(1) \\ M \\ Y(15) \end{bmatrix} = H_{16} \cdot \begin{bmatrix} X(0) \\ X(1) \\ M \\ X(15) \end{bmatrix} \quad (6)$$

Die Hadamard-Matrix  $H_{16}$  enthält ausschließlich die Elemente  $+1$  und  $-1$ . Die 16 Komponenten  $Y(i)$  des Vektors  $Y$  geben die Energien an, mit denen die 16 Rahmensynchronisationscodes  $C_{SSCa}$  in dem betreffenden Zeitschlitz von dem Mobilfunkempfänger jeweils empfangen wurden.

Nach der Berechnung des Vektors  $Y$  wird dieser in eine Spalte einer  $16 \times 15$ -Matrix  $A(i, j)$  ( $i = 0, 1, \dots, 15$ ;  $j = 0, 1, \dots, 14$ ) geschrieben. Jede der 15 Spalten der Matrix  $A(i, j)$  ist für einen bestimmten Zeitschlitz eines Rahmens reserviert. Demnach wird der Vektor  $Y$ , der aus dem ersten untersuchten Zeitschlitz hervorgegangen ist, in die Spalte  $j = 0$  geschrieben, und der aus dem nachfolgenden Zeitschlitz hervorgegangene Vektor  $Y$  wird in die Spalte  $j = 1$  geschrieben. Entsprechend wird fortgefahren.

Das vorstehend beschriebene Vorgehen führt dazu, dass die Elemente der Matrix  $A(i, j)$  die empfangenen Energien für die 16 Rahmensynchronisationscodes  $C_{SSCa}$  innerhalb der Zeitlänge eines Rahmens angeben.

Die Suche nach der Rahmengrenze ist gleichbedeutend mit der Überprüfung anhand der Matrix  $A(i,j)$ , welche Codegruppe  $CG(m)$  von der Basisstation ausgesendet wurde. Die Kenntnis dieser Codegruppe  $CG(m)$  führt direkt zu der Rahmengrenze.

5

Zur Bestimmung der von der Basisstation ausgesendeten Codegruppe  $CG(m)$  wird für jede in der Tabelle von Fig. 1 aufgeführte Codegruppe  $CG(m)$  die empfangene Energie berechnet. Dabei müssen alle möglichen zyklischen Verschiebungen innerhalb der betreffenden Gruppe  $CG(m)$  beachtet werden. Insgesamt führt dieses Vorgehen dazu, dass sämtliche mögliche Sendefolgen von Rahmensynchronisationscodes  $C_{SSCa}$  betrachtet werden.

10

Die empfangene Energie  $Dval(m,n)$ , die sich aus einer bestimmten Codegruppe  $CG(m)$  und einer bestimmten Verschiebung innerhalb der Codegruppe  $CG(m)$  um  $n$  Stellen ergibt, berechnet sich nach folgender Gleichung:

15

$$Dval(m,n) = \sum_{k=0}^{14} A(CG(m,k), (k - n) \bmod 15) \quad (7)$$

20

Nach der Berechnung sämtlicher Energiewerte  $Dval(m,n)$  für alle Indizes  $m$  ( $m = 0, 1, \dots, 63$ ) und  $n$  ( $n = 0, 1, \dots, 14$ ) lässt sich der maximale Energiewert  $Dval(m_{\max}, n_{\max})$  ermitteln:

25

$$Dval(m_{\max}, n_{\max}) = \max(Dval(m,n)) \quad (8)$$

30

Der maximale Energiewert  $Dval(m_{\max}, n_{\max})$  beinhaltet zwei wichtige Informationen. Zum einen gibt der Index  $m_{\max}$  die Codegruppe  $CG(m_{\max})$  an, die von der Basisstation mit hoher Wahrscheinlichkeit ausgesendet wurde. Zum anderen beginnt der Rahmen bei dem Zeitschlitz, welcher durch den Index  $n_{\max}$  bezeichnet ist.

35

In der Regel wird eine Speicherung der Energiewerte  $Dval(m,n)$  nicht benötigt, da die Ermittlung des maximalen Energiewerts  $Dval(m_{\max}, n_{\max})$  iterativ und "on the fly" durchgeführt wird.



Bei der Abarbeitung des vorstehend beschriebenen Algorithmus wird die Matrix  $A(i,j)$  aufgrund des hohen Rechenaufwands in der Regel mittels Hardware-Bauelementen berechnet. Die be-  
5 rechneten Elemente der Matrix  $A(i,j)$  werden an einen Digital-  
signalprozessor weitergeleitet, welcher den maximalen Ener-  
giewert  $Dval(m_{max}, n_{max})$  anhand der Gleichungen (7) und (8) er-  
mittelt.

10 Die Latenzzeit für die Bestimmung der von einer Basisstation  
ausgesendeten Codegruppe ist bestimmt durch die Anzahl der  
Speicherzugriffe, die notwendig sind, um die Matrix  $A(i,j)$   
aus dem Speicher des Digitalsignalprozessors zu lesen. Bei 64  
Codegruppen, 15 möglichen zyklischen Verschiebungen und 15  
15 Zeitschlitten pro Rahmen sind dazu  $64 \times 15 \times 15 = 14400$  Takt-  
zyklen erforderlich.

Aufgabe der Erfindung ist es, eine Vorrichtung zur Synchroni-  
sation eines Mobilfunkempfängers auf eine Rahmenstruktur ei-  
20 nes empfangenen Funksignals zu schaffen, wobei die Vorrich-  
tung die Rahmensynchronisation in einer deutlich kürzeren  
Zeit als bisherige dem gleichen Zweck dienende Vorrichtungen  
durchführen soll. Ferner soll durch die Erfindung eine Ent-  
lastung des Digitalsignalprozessors des Mobilfunkempfängers  
25 erzielt werden.

Die der Erfindung zugrunde liegende Aufgabenstellung wird  
durch die Merkmale des Patentanspruchs 1 gelöst. Vorteilhafte  
Weiterbildungen und Ausgestaltungen der Erfindung sind in den  
30 Unteransprüchen angegeben.

Die erfindungsgemäße Vorrichtung dient zur Synchronisation  
eines Mobilfunkempfängers auf eine Rahmenstruktur eines von  
einer Basisstation empfangenen Funksignals. Die Basisstation  
35 sendet pro Rahmen eine dem Mobilfunkempfänger vorliegende  
Folge von Rahmensynchronisationscodes, die dem Mobilfunkemp-

fänger ebenfalls vorliegen, aus. Ein Rahmen ist dabei in eine vorgegebene Anzahl  $N$  von Zeitschlitzten unterteilt.

Die erfindungsgemäße Vorrichtung enthält eine erste Einheit  
5 zur Bestimmung von Energiewerten, mindestens zwei wiederbeschreibbare Zwischenspeicher und eine zweite Einheit zur Berechnung des Rahmenbeginns des Funksignals.

Die von der ersten Einheit bestimmten Energiewerte sind die  
10 Energien, die von dem Mobilfunkempfänger pro Zeitschlitz für jeden Rahmensynchronisationscode empfangen werden. Die Energiewerte werden dabei für  $N$  aufeinander folgende Zeitschlitzte bestimmt und in den mindestens zwei Zwischenspeichern abgelegt. Von der zweiten Einheit wird aus den in den mindestens  
15 zwei Zwischenspeichern abgelegten Energiewerten und in Abhängigkeit von den bekannten Rahmensynchronisationscodes der Rahmenbeginn des Funksignals berechnet.

Da auf die mindestens zwei Zwischenspeicher gleichzeitig zugegriffen werden kann, können die dort abgelegten Energiewerte mit einer hohen Rate der zweiten Einheit zur weiteren Verarbeitung zugeführt werden. Im Ergebnis führt dies zu einer deutlich verkürzten Latenzzeit während des Synchronisationsvorgangs gegenüber dem Stand der Technik.

25 Ferner kann die erfindungsgemäße Vorrichtung als festverdrahtete Schaltung vorliegen. Ein in dem Mobilfunkempfänger enthaltener Digitalsignalprozessor wird somit um die von der erfindungsgemäßen Vorrichtung durchgeführten Berechnungen entlastet.  
30

Es kann vorgesehen sein, dass jede Folge von Rahmensynchronisationscodes, die von der Basisstation in einem Rahmen ausgesendet werden darf, eine Codegruppe bildet. Vorzugsweise werden  
35 die Codegruppen in mindestens zwei in der erfindungsgemäßen Vorrichtung enthaltenen Codegruppenspeichern abgelegt. Da die Codegruppen von vornherein festliegen, können die mindes-

tens zwei Codegruppenspeicher insbesondere als Festwertspeicher ausgelegt sein. Durch die Verwendung von mindestens zwei Codegruppenspeichern können die Elemente der Codegruppen besonders schnell für eine weitere Verarbeitung zur Verfügung  
5 gestellt werden.

Vorteilhafterweise dient die zweite Einheit des Weiteren zur Berechnung der von der Basisstation ausgesendeten Codegruppe. Zur Durchführung dieser Berechnung werden die in den mindestens zwei Zwischenspeichern abgespeicherten Energiewerte und  
10 die bekannten Codegruppen herangezogen. Anhand der ermittelten Codegruppe kann die das Funksignal aussendende Basisstation identifiziert werden.

15 Eine bevorzugte Ausgestaltung der Erfindung sieht vor, dass den mindestens zwei Codegruppenspeichern jeweils eine Adressengenerierungseinheit nachgeschaltet ist. Die Adressengenerierungseinheiten generieren Adressen mit Hilfe von aus den mindestens zwei Codegruppenspeichern ausgegebenen Elementen  
20 der Codegruppen. Jede Adresse wird einem der mindestens zwei Zwischenspeicher zugeführt. Die mindestens zwei Zwischenspeicher geben anschließend jeweils einen in ihnen abgespeicherten Energiewert, welcher durch die dem betreffenden Zwischenspeicher zugeführte Adresse bezeichnet ist, aus.

25 Gemäß einer weiteren bevorzugten Ausgestaltung der Erfindung enthält die Vorrichtung eine erste und/oder eine zweite und/oder eine dritte Steuereinheit.

30 Während die erste Steuereinheit zur Steuerung der Ausgabe der Elemente der Codegruppen aus den mindestens zwei Codegruppenspeichern dient, steuert die zweite Steuereinheit die Generierung der Adressen in den Adressengenerierungseinheiten. Die Aufgabe der dritten Steuereinheit ist die Steuerung der  
35 Zufuhr der Adressen zu den mindestens zwei Zwischenspeichern.

Eine weitere bevorzugte Ausgestaltung der Erfindung ist dadurch gekennzeichnet, dass den mindestens zwei Zwischenspeichern ein Addierer nachgeschaltet ist, welcher die von den mindestens zwei Zwischenspeichern ausgegebenen Energiewerte addiert. Bei Bedarf kann mindestens einer der Summanden der vorstehend bezeichneten Summe durch den Energiewert Null ersetzt werden.

Vorzugsweise wird die Zufuhr der Summanden zu dem Addierer von einer vierten Steuereinheit gesteuert.

Ein vorteilhafterweise dem Addierer nachgeschalteter Akkumulator kann dazu eingesetzt werden, eine vorgegebene Anzahl von nacheinander von dem Addierer ausgegebenen Energiewerten aufzusummieren.

Der von dem Akkumulator aufsummierte Energiewert gibt beispielsweise die von dem Mobilfunkempfänger empfangene Energie für eine bestimmte Codegruppe während der Länge eines Rahmens an. Für die weitere Verarbeitung ist es sinnvoll, unter den akkumulierten Energiewerten den maximalen Energiewert zu bestimmen. Diese Aufgabe fällt vorzugsweise einer dem Akkumulator nachgeschalteten dritten Einheit zu.

Eine vierte Einheit kann dann vorteilhafterweise anhand des maximalen Energiewerts den Rahmenbeginn des von der Basisstation ausgesendeten Funksignals und die von der Basisstation ausgesendete Codegruppe berechnen.

Eine besonders bevorzugte Ausgestaltung der Erfindung sieht vor, dass die in den mindestens zwei Zwischenspeichern abgelegten Energiewerte entsprechend dem Zeitschlitz, in dem die ihnen zugrunde liegenden Rahmensynchronisationscodes empfangen werden, mit einem Index  $j$  gekennzeichnet sind. Dies ermöglicht es, die empfangenen Energiewerte in Abhängigkeit von ihrem Index  $j$  in den mindestens zwei Zwischenspeichern abulegen.

Es kann vorzugsweise vorgesehen sein, dass jeder der empfangenen Energiewerte in genau einem der mindestens zwei Zwischenspeicher abgelegt wird. Um unter bestimmten Umständen

5 einen zweifachen Zugriff während eines Taktzyklus auf nur einen Zwischenspeicher zu vermeiden, kann des Weiteren vorgesehen sein, dass zumindest ein Energiewert, der durch einen bestimmten Index  $j$  gekennzeichnet ist, darüber hinaus in einem weiteren Zwischenspeicher abgelegt wird.

10

Des Weiteren können beispielsweise auch die Elemente der Codegruppen entsprechend dem Zeitschlitz, auf den sie sich beziehen, mit einem Index  $n$  gekennzeichnet sein. Dadurch lassen sich die Elemente der Codegruppen ebenfalls in Abhängigkeit

15 von ihrem Index  $n$  in den mindestens zwei Codegruppenspeichern anordnen. Vorzugsweise ist jedes Element der Codegruppen in genau einem der mindestens zwei Codegruppenspeicher abgelegt. Dabei weist die Vorrichtung genauso viele Codegruppenspeicher wie Zwischenspeicher auf.

20

Es kann vorzugsweise vorgesehen sein, dass die Elemente der Codegruppen mit geraden Indizes  $n$  in einem ersten Codegruppenspeicher und die Elemente der Codegruppen mit ungeraden Indizes  $n$  in einem zweiten Codegruppenspeicher abgelegt werden.

25

Eine weitere besonders bevorzugte Ausgestaltung der Erfindung sieht vor, dass die erste Einheit die Energiewerte dadurch berechnet, dass sie die empfangenen Rahmensynchronisationscodes mit einer den bekannten Rahmensynchronisationscodes

30 zugrunde liegenden gemeinsamen Folge korreliert und die Korrelationsergebnisse mittels einer Hadamard-Transformation transformiert.

35 Der Datenübertragung zwischen der Basisstation und dem Mobilfunkempfänger liegt vorzugsweise der UMTS-Standard zugrunde.

Die Erfindung wird nachfolgend in beispielhafter Weise unter Bezugnahme auf die Zeichnungen näher erläutert. In diesen zeigen:

5 Fig. 1 eine Darstellung der Codegruppen  $CG(m)$  in einer Tabelle;

Fig. 2 ein schematisches Schaltbild eines Ausführungsbeispiels der erfindungsgemäßen Vorrichtung;

10

Fig. 3A eine Darstellung der Anordnung der Elemente der Matrix  $CG(m,n)$  in den Speichern  $CG\_ROM\_EVEN$  und  $CG\_ROM\_ODD$ ;

15 Fig. 3B eine Darstellung der Anordnung der Elemente der Matrix  $A(i,j)$  in den Speichern  $TEMP\_RAM\_EVEN$  und  $TEMP\_RAM\_ODD$ ; und

20 Fig. 4 eine Darstellung der Variablen  $j_1$  und  $j_2$  in Abhängigkeit von den Indizes  $n$  und  $k$  in einer Tabelle.

In Fig. 2 ist schematisch das Schaltbild einer Vorrichtung 1 als Ausführungsbeispiel der erfindungsgemäßen Vorrichtung dargestellt. Die Vorrichtung 1 ist in einen Mobilfunkempfänger implementiert und dazu ausgelegt, den Beginn eines Rahmens eines empfangenen Funksignals, welches von einer Basisstation ausgesendet wurde, zu bestimmen.

Die Vorrichtung 1 weist Speicher  $CG\_ROM\_EVEN$ ,  $CG\_ROM\_ODD$ ,  
 30  $TEMP\_RAM\_EVEN$  und  $TEMP\_RAM\_ODD$  auf. Ferner enthält die Vorrichtung 1 Adressengenerierungseinheiten  $CG\_ADDR\_CALC$ ,  $AMAT\_ADDR\_CALC$ ,  $ADDR\_MAP\_1$  und  $ADDR\_MAP\_2$ , Steuereinheiten  $CONTROL\_MUX\_1/2$ ,  $CONTROL\_MUX\_3$  und  $CONTROL\_MUX\_4$ , 2:1-Multiplexer  $MUX\_1$ ,  $MUX\_2$ ,  $MUX\_3$  und  $MUX\_4$ , einen Addierer  
 35  $ADD$ , einen Akkumulator  $ACCU$ , eine Einheit  $PEAK\_DETECT$ , eine Einheit 2 und eine Einheit 3.

Die Adressengenerierungseinheit CG\_ADDR\_CALC steht mit Steuereingängen der Speicher CG\_ROM\_EVEN und CG\_ROM\_ODD in Verbindung. Der Ausgang des Speichers CG\_ROM\_EVEN ist mit einem Eingang der Adressengenerierungseinheit ADDR\_MAP\_1 verbunden.

5 Hinter den Ausgang des Speichers CG\_ROM\_ODD ist ein Eingang der Adressengenerierungseinheit ADDR\_MAP\_2 geschaltet. Jeweils ein weiterer Eingang der Adressengenerierungseinheiten ADDR\_MAP\_1 und ADDR\_MAP\_2 sind mit Ausgängen der Adressengenerierungseinheit AMAT\_ADDR\_CALC verbunden.

10

Den Adressengenerierungseinheiten ADDR\_MAP\_1 und ADDR\_MAP\_2 sind die 2:1-Multiplexer MUX\_1 und MUX\_2 nachgeschaltet. Die Multiplexer MUX\_1 und MUX\_2 werden von der Steuereinheit CONTROL\_MUX\_1/2 gesteuert.

15

Hinter dem 2:1-Multiplexer MUX\_1 sind der Speicher TEMP\_RAM\_EVEN und der 2:1-Multiplexer MUX\_3 in Reihe angeordnet. Dem 2:1-Multiplexer MUX\_2 sind der Speicher TEMP\_RAM\_ODD und der 2:1-Multiplexer MUX\_4 seriell nachgeschaltet. Die

20 Einheit 2 speist sowohl den Speicher TEMP\_RAM\_EVEN als auch den Speicher TEMP\_RAM\_ODD. Jeweils ein Eingang der 2:1-Multiplexer MUX\_3 und MUX\_4 ist mit einer Null beaufschlagt. Der 2:1-Multiplexer MUX\_3 wird von der Steuereinheit CONTROL\_MUX\_3 gesteuert. Der 2:1-Multiplexer MUX\_4 erhält  
25 Steuersignale von der Steuereinheit CONTROL\_MUX\_4.

Die Ausgänge der 2:1-Multiplexer MUX\_3 und MUX\_4 speisen den Addierer ADD, hinter welchem der Akkumulator ACCU, die Einheit PEAK\_DETECT und die Einheit 3 in der angegebenen Reihenfolge angeordnet sind.

30

Die nachfolgende Gleichung (9) gibt den Algorithmus an, anhand dessen in der Vorrichtung 1 die Energie  $D_{val}(m,n)$ , die von dem Mobilfunkempfänger empfangen wird und die ihren Ursprung in der Aussendung einer Codegruppe CG(m) mit einer zyklischen Verschiebung um n Stellen durch die Basisstation hat, berechnet wird:

35

$$Dval(m,n) = \sum_{k=0}^6 [A(i1(m,k),j1(n,k)) + A(i2(m,k),j2(n,k))] + A(i1(m,k=7),j1(n,k=7)) \quad (9)$$

5 In Gleichung (9) bezeichnet der Index  $m$  ( $m = 0, 1, \dots, 63$ ) die Codegruppen  $CG(m)$ , wie sie in der Tabelle von Fig. 1 aufgeführt sind, und der Index  $n$  ( $n = 0, 1, \dots, 14$ ) gibt die Anzahl der Verschiebungen an, um welche die Rahmensynchronisationscodes  $C_{SSCa}$  in der betreffenden Codegruppe  $CG(m)$  zyklisch  
 10 verschoben sind. Der Index  $k$  ( $k = 0, 1, \dots, 7$ ) ist der Summationsindex.

Die in Gleichung (9) auftretenden Variablen  $i1$ ,  $i2$ ,  $j1$  und  $j2$  berechnen sich anhand folgender Gleichungen (10) bis (13):

$$15 \quad i1(m,k) = CG(m,2k) \quad (10)$$

$$i2(m,k) = CG(m,2k + 1) \quad (11)$$

$$20 \quad j1(n,k) = (2k - n) \bmod 15 \quad (12)$$

$$j2(n,k) = (2k + 1 - n) \bmod 15 \quad (13)$$

Die Gleichungen (10) bis (13) sind so gewählt, dass sich die  
 25 Gleichungen (7) und (9) im Ergebnis nicht unterscheiden. Jedoch unterscheiden sich die Gleichungen (7) und (9) in der Anzahl der Taktzyklen, die für ihre Berechnung erforderlich sind. Während für die Berechnung von Gleichung (7) 15 Taktzyklen notwendig sind, lässt sich Gleichung (9) während 8  
 30 Taktzyklen berechnen.

Zur Berechnung von Gleichung (9) müssen die Elemente der Matrizen  $CG(m,n)$  und  $A(i,j)$  zur Verfügung stehen. Die Elemente der Matrix  $CG(m,n)$  liegen von vornherein fest und sind in den  
 35 Speichern  $CG\_ROM\_EVEN$  und  $CG\_ROM\_ODD$  abgelegt. Die Elemente der Matrix  $A(i,j)$  müssen gemäß obiger Gleichung (6) und dem



ihr nachfolgenden Text berechnet werden. Dies geschieht in der Einheit 2. Die Elemente der Matrix  $A(i,j)$  werden anschließend in den Speichern `TEMP_RAM_EVEN` und `TEMP_RAM_ODD` zwischengespeichert.

5

Die Anordnung der Elemente der Matrizen  $CG(m,n)$  und  $A(i,j)$  in den Speichern `CG_ROM_EVEN`, `CG_ROM_ODD`, `TEMP_RAM_EVEN` und `TEMP_RAM_ODD` ist in Fig. 3A und 3B dargestellt und nachfolgend beschrieben.

10

Während die Elemente der Matrix  $CG(m,n)$  mit geradem  $n$  in dem Speicher `CG_ROM_EVEN` abgespeichert sind, befinden sich die Elemente der Matrix  $CG(m,n)$  mit ungeradem  $n$  in dem Speicher `CG_ROM_ODD`. Da die Matrix  $CG(m,n)$  von vornherein festliegt, können die Speicher `CG_ROM_EVEN` und `CG_ROM_ODD` als Festwertspeicher ausgelegt sein.

15

Alle Elemente der Matrix  $A(i,j)$  mit geradem  $j$  werden in dem Speicher `TEMP_RAM_EVEN` zwischengespeichert. Die Elemente der Matrix  $A(i,j)$ , welche ein ungerades  $j$  aufweisen, werden in dem Speicher `TEMP_RAM_ODD` abgelegt. Ferner werden die Elemente der Matrix  $A(i,j)$  mit  $j = 14$  nicht nur in dem Speicher `TEMP_RAM_EVEN`, sondern auch in dem Speicher `TEMP_RAM_ODD` zwischengespeichert. Da die Matrix  $A(i,j)$  vor jedem Durchlauf der Vorrichtung 1 neu zu berechnen ist, müssen die Speicher `TEMP_RAM_EVEN` und `TEMP_RAM_ODD` als wiederbeschreibbare Speicher ausgeführt sein.

20

25

Die Elemente der Matrix  $A(i,j)$  sind derart in den Speichern `TEMP_RAM_EVEN` und `TEMP_RAM_ODD` angeordnet, dass niemals für denselben Index  $k$  zwei Elemente aus demselben Speicher `TEMP_RAM_EVEN` oder `TEMP_RAM_ODD` gelesen werden müssen. Dieser Fall könnte für  $j = 14$  eintreten, sofern die Elemente der Matrix  $A(i,j)$  nur nach geradem und ungeradem  $j$  auf die Speicher `TEMP_RAM_EVEN` und `TEMP_RAM_ODD` aufgeteilt wären. In Fig. 4 sind die Ergebnisse der Gleichungen (12) und (13) für die Variablen  $j_1$  und  $j_2$  in Abhängigkeit von den Indizes  $n$  und  $k$

30

35

aufgetragen. Wären die Matrixelemente  $A(i, j = 14)$  nicht auch in dem Speicher TEMP\_RAM\_ODD abgelegt, so müssten in den in Fig. 4 grau unterlegten Fällen auf den Speicher TEMP\_RAM\_EVEN während eines Taktzyklus zweimal zugegriffen werden.

5

Des Weiteren ist zu beachten, dass die Speicher CG\_ROM\_EVEN und CG\_ROM\_ODD als physikalisch unabhängige Speicher ausgelegt sind. Dies ermöglicht es, auf beide Speicher CG\_ROM\_EVEN und CG\_ROM\_ODD während eines Taktzyklus gleichzeitig zuzugreifen. Dasselbe gilt auch für die Speicher TEMP\_RAM\_EVEN und TEMP\_RAM\_ODD.

10

Zur Berechnung von Gleichung (9) müssen die Indizes  $m$ ,  $n$  und  $k$  durchlaufen werden. Dies wird in der Vorrichtung 1 mit Hilfe von Zählern bewerkstelligt, die in Fig. 2 nicht dargestellt sind.

15

Die Adressengenerierungseinheit CG\_ADDR\_CALC berechnet anhand der Indizes  $m$  und  $k$  und anhand der Gleichungen (10) und (11) die Adressen, unter denen die Variablen  $i_1$  und  $i_2$  in den Speichern CG\_ROM\_EVEN und CG\_ROM\_ODD abgelegt sind. Somit lassen sich die Variable  $i_1$  aus dem Speicher CG\_ROM\_EVEN und die Variable  $i_2$  aus dem Speicher CG\_ROM\_ODD auslesen.

20

Die Adressengenerierungseinheit AMAT\_ADDR\_CALC berechnet anhand der Indizes  $n$  und  $k$  die Variablen  $j_1$  und  $j_2$  gemäß den Gleichungen (12) und (13).

25

Die Variablen  $i_1$  und  $j_1$  werden der Adressengenerierungseinheit ADDR\_MAP\_1 zugeführt, welche daraus eine Adresse ADDR1 berechnet. Unter der Adresse ADDR1 ist das Matrixelement  $A(i_1, j_1)$  in dem Speicher TEMP\_RAM\_EVEN oder in dem Speicher TEMP\_RAM\_ODD zu finden. Da in den Speichern TEMP\_RAM\_EVEN und TEMP\_RAM\_ODD nicht ausschließlich nur die Elemente der Matrix  $A(i, j)$  abgelegt sein müssen, umfasst die Adresse ADDR1 einen Zeiger  $p_1$ , der in dem Speicher TEMP\_RAM\_EVEN oder in dem Speicher TEMP\_RAM\_ODD den Beginn des Datenblocks, welcher die

30

35

Elemente der Matrix  $A(i,j)$  enthält, anzeigt. Unter Berücksichtigung der in der Fig. 3B dargestellten Anordnung der Matrixelemente  $A(i,j)$  in den Speichern TEMP\_RAM\_EVEN und TEMP\_RAM\_ODD ergibt sich für die Adresse ADDR1:

5

$$\text{ADDR1} = i1 + (j1/2) * 16 + p1 \quad (14)$$

In entsprechender Weise zu der Berechnung der Adresse ADDR1 wird von der Adressengenerierungseinheit ADDR\_MAP\_2 aus den ihr zugeführten Variablen  $i2$  und  $j2$  eine Adresse ADDR2 berechnet, unter welcher das Matrixelement  $A(i2,j2)$  in dem Speicher TEMP\_RAM\_EVEN oder in dem Speicher TEMP\_RAM\_ODD zu finden ist. Auch die Adresse ADDR2 beinhaltet einen Zeiger  $p2$ , welcher in dem Speicher TEMP\_RAM\_EVEN oder in dem Speicher TEMP\_RAM\_ODD den Beginn des Datenblocks, welcher die Elemente der Matrix  $A(i,j)$  enthält, anzeigt. Für die Adresse ADDR2 ergibt sich daraus:

15

$$\text{ADDR2} = i2 + (j2/2) * 16 + p2 \quad (15)$$

20

25

30

Die Adressen ADDR1 und ADDR2 enthalten keine Information darüber, ob die zugehörigen Matrixelemente  $A(i1,j1)$  und  $A(i2,j2)$  in dem Speicher TEMP\_RAM\_EVEN oder in dem Speicher TEMP\_RAM\_ODD abgespeichert sind. Die Speicherorte werden von der Steuereinheit CONTROL\_MUX\_1/2 berechnet, die anhand dieser Information die 2:1-Multiplexer MUX\_1 und MUX\_2 steuert. Die 2:1-Multiplexer MUX\_1 und MUX\_2 werden dadurch derart geschaltet, dass die Adressen ADDR1 und ADDR2 jeweils dem Speicher TEMP\_RAM\_EVEN oder TEMP\_RAM\_ODD zugeführt werden, in welchem das Matrixelement  $A(i1,j1)$  bzw.  $A(i2,j2)$  abgelegt ist.

35

Die Steuereinheit CONTROL\_MUX\_1/2 verwendet zur Bestimmung der benötigten Schaltstellung der 2:1-Multiplexer MUX\_1 und MUX\_2 den im Folgenden beschriebenen Algorithmus.

Zunächst wird untersucht, ob die Variable  $j_1$  gerade ist und ob sie ungleich 14 ist. In Abhängigkeit von den Ergebnissen dieser Abfragen wird zwischen drei Fällen unterschieden. Dabei ist zu beachten, dass diese Fälle nur dann relevant sind, wenn der Index  $k$  einen Wert kleiner 7 annimmt.

1. Falls die Variable  $j_1$  gerade und ungleich 14 ist, ist die Variable  $j_2$  ungerade. In diesem Fall schaltet die Steuereinheit CONTROL\_MUX\_1/2 die 2:1-Multiplexer MUX\_1 und MUX\_2 auf die Schaltstellung 1, sodass die Adresse ADDR1 dem Speicher TEMP\_RAM\_EVEN zugeführt wird und die Adresse ADDR2 an den Speicher TEMP\_RAM\_ODD weitergeleitet wird.

2. Falls die Variable  $j_1$  gleich 14 ist, ist die Variable  $j_2$  gleich Null. In diesem Fall werden mittels der Steuereinheit CONTROL\_MUX\_1/2 die logischen Pfade 0 der 2:1-Multiplexer MUX\_1 und MUX\_2 durchgeschaltet. Dies bewirkt, dass die Adresse ADDR1 dem Speicher TEMP\_RAM\_ODD zugeführt wird und die Adresse ADDR2 an den Speicher TEMP\_RAM\_EVEN weitergeleitet wird.

3. Falls die Variable  $j_1$  ungerade und demnach ungleich 14 ist, ist die Variable  $j_2$  gerade. In diesem Fall schaltet die Steuereinheit CONTROL\_MUX\_1/2 die Multiplexer MUX\_1 und MUX\_2 wie in dem vorhergehenden Fall auf die Schaltstellung 0.

Des Weiteren muss noch der bislang ausgesparte Fall betrachtet werden, in welchem  $k = 7$  gilt. In diesem Fall ist nur das Matricelement  $A(i_1, j_1)$  gültig, da für  $k = 7$  kein Matricelement  $A(i_2, j_2)$  existiert. Dies rührt daher, dass ein Rahmen 15 Zeitschlitze aufweist und die Zeitschlitze hier paarweise betrachtet werden. Folglich kann es für  $k = 7$  nur ein Matrixelement geben. Zur Ermittlung des Steuersignals, welches von der Steuereinheit CONTROL\_MUX\_1/2 erzeugt wird, muss für den Fall  $k = 7$  überprüft werden, ob  $j_1$  gerade ist. Demnach kommen zwei Fällen in Frage.

1. Falls  $j_1$  gerade ist, schaltet die Steuereinheit CONTROL\_MUX\_1/2 den 2:1-Multiplexer MUX\_1 die Schaltstellung 1, sodass die Adresse ADDR1 dem Speicher TEMP\_RAM\_EVEN zugeführt wird.

5

2. Falls  $j_1$  ungerade ist, schaltet die Steuereinheit CONTROL\_MUX\_1/2 den 2:1-Multiplexer MUX\_1 die Schaltstellung 0, sodass die Adresse ADDR1 dem Speicher TEMP\_RAM\_ODD zugeführt wird.

10

An den Ausgängen der Speicher TEMP\_RAM\_EVEN und TEMP\_RAM\_ODD werden die von den Adressen ADDR1 und ADDR2 bestimmten Matrixelemente  $A(i_1, j_1)$  und  $A(i_2, j_2)$  ausgegeben.

15 Für den Fall, dass der Index  $k$  einen Wert kleiner 7 annimmt, werden die Matrixelemente  $A(i_1, j_1)$  und  $A(i_2, j_2)$  an den Addierer ADD weitergeleitet. Dafür müssen von den Steuereinheiten CONTROL\_MUX\_3 und CONTROL\_MUX\_4 die logischen Pfade 1 der 2:1-Multiplexers MUX\_3 und MUX\_4 durchgeschaltet werden.

20

Für den Fall, dass  $k = 7$  gilt, muss überprüft werden, ob  $j_1$  ungerade ist. Ist dies gegeben, so führt die Steuereinheit CONTROL\_MUX\_3 dem 2:1-Multiplexer MUX\_3 das Steuersignal 0 zu und die Steuereinheit CONTROL\_MUX\_4 führt dem 2:1-

25 Multiplexern MUX\_4 das Steuersignal 1 zu. Andernfalls werden der Steuereingang des 2:1-Multiplexers MUX\_3 mit dem Steuersignal 1 und der Steuereingang des 2:1-Multiplexers MUX\_4 mit dem Steuersignal 0 beaufschlagt. Diese Beschaltung der Multiplexer MUX\_3 und MUX\_4 gewährleistet, dass in dem Fall  $k = 7$   
30 nur derjenige Speicher TEMP\_RAM\_EVEN oder TEMP\_RAM\_ODD mit dem Addierer ADD verbunden ist, in welchem sich das Matrixelement  $A(i_1, j_1)$  befindet. Der jeweils andere Eingang des Addierers ADD wird in diesem Fall mit einer Null beaufschlagt.

35 Der Addierer ADD summiert die ihm gleichzeitig zugeführten Matrixelemente  $A(i_1, j_1)$  und  $A(i_2, j_2)$  bzw. Null paarweise. Die sich daraus ergebenden Additionsergebnisse werden von dem Ak-

kumulator ACCU über 8 Taktzyklen akkumuliert. Dies entspricht in Gleichung (9) der Summation über den Index  $k$ . Folglich gibt der Akkumulator ACCU den Energiewert  $Dval(m,n)$  entsprechend Gleichung (9) aus.

5

In einem weiteren Schritt ist der maximale Energiewert  $Dval(m_{max}, n_{max})$  zu ermitteln:

$$Dval(m_{max}, n_{max}) = \max(Dval(m, n)) \quad (16)$$

10

Dazu vergleicht die Einheit PEAK\_DETECT jeden neu eingehenden Energiewert  $Dval(m,n)$  mit dem zuvor ermittelten maximalen Energiewert  $Dval(m_{max}, n_{max})$  und ersetzt gegebenenfalls den zuvor ermittelten maximalen Energiewert  $Dval(m_{max}, n_{max})$  durch den neu eingegangenen Energiewert  $Dval(m,n)$ . Zur Initialisierung wird in dem ersten Durchlauf der Vorrichtung 1 der maximale Energiewert  $Dval(m_{max}, n_{max})$  gleich Null gesetzt.

15

Nachdem  $64 \times 15 = 960$  Energiewerte  $Dval(m,n)$  berechnet wurden, wird der daraus hervorgegangene maximale Energiewert  $Dval(m_{max}, n_{max})$  von der Einheit PEAK\_DETECT an die Einheit 3 transferiert. Die Einheit 3 bestimmt aus diesem maximalen Energiewert  $Dval(m_{max}, n_{max})$  die Indizes  $m_{max}$  und  $n_{max}$ , welche die von dem Mobilfunkempfänger empfangene Codegruppe  $CG(m_{max})$  und die Rahmengrenze  $n_{max}$  des empfangenen Funksignals angeben. Beide Werte können von einem Digitalsignalprozessor, welcher beispielsweise in der Einheit 3 angeordnet sein kann, für weitere Verarbeitungsschritte herangezogen werden.

20

25

Die Vorrichtung 1 benötigt für die Bestimmung der von der Basisstation ausgesendeten Codegruppe und für die Bestimmung der Rahmengrenze des Funksignals eine Latenzzeit von  $64 \times 15 \times 8 = 7680$  Taktzyklen. Dies entspricht einer Reduzierung der Latenzzeit gegenüber dem Stand der Technik um beinahe die Hälfte.

30

Darüber hinaus ist eine noch weitere Reduzierung der Latenzzeit möglich. Dazu müsste die Anzahl der Speicher, in denen die Elemente der Matrix  $A(i,j)$  zwischengespeichert werden, von zwei auf beispielsweise vier oder acht erhöht werden. Der Faktor, um den die Latenzzeit gegenüber dem Stand der Technik reduziert würde, entspräche dann in etwa der Anzahl dieser Speicher.

10 Sofern der Vorrichtung 1 neben den in Fig. 2 dargestellten Speichern TEMP\_RAM\_EVEN und TEMP\_RAM\_ODD weitere derartige Speicher zur Zwischenspeicherung der Matrixelemente  $A(i,j)$  hinzugefügt werden, muss die Anordnung und Beschaltung der diesen Speichern vorgeschalteten Bauelemente entsprechend modifiziert werden. Beispielsweise ist es in diesem Fall sinnvoll, den weiteren Speichern entsprechend der Beschaltung der Speicher TEMP\_RAM\_EVEN und TEMP\_RAM\_ODD ebenfalls Speicher, 15 in denen die Elemente der Matrix  $CG(m,n)$  abgelegt sind, und Adressengenerierungseinheiten vorzuschalten.

## Patentansprüche

1. Vorrichtung (1) zur Synchronisation eines Mobilfunkempfängers auf eine Rahmenstruktur eines von einer Basisstation  
5 empfangenen Funksignals, wobei

- ein Rahmen in eine vorgegebene Anzahl  $N$  von Zeitschlitten unterteilt ist, und
- die Basisstation pro Rahmen eine in dem Mobilfunkempfänger bekannte Folge ( $CG(m)$ ) von bekannten Rahmensynchronisationscodes ( $C_{SSCa}$ ) aussendet;  
10

mit:

- einer ersten Einheit (2) zur Bestimmung von Energiewerten ( $A(i,j)$ ), die für  $N$  aufeinander folgende Zeitschlitzze für jeden Rahmensynchronisationscode ( $C_{SSCa}$ ) pro Zeitschlitz  
15 von dem Mobilfunkempfänger empfangen werden,
- mindestens zwei Zwischenspeichern ( $TEMP\_RAM\_EVEN$ ,  $TEMP\_RAM\_ODD$ ) zur Speicherung der empfangenen Energiewerte ( $A(i,j)$ ), und
- einer zweiten Einheit ( $PEAK\_DETECT$ , 3) zur Berechnung des  
20 Rahmenbeginns des Funksignals aus den in den mindestens zwei Zwischenspeichern ( $TEMP\_RAM\_EVEN$ ,  $TEMP\_RAM\_ODD$ ) abgespeicherten Energiewerten ( $A(i,j)$ ) und in Abhängigkeit von den bekannten Rahmensynchronisationscodes ( $C_{SSCa}$ ).

25 2. Vorrichtung (1) nach Anspruch 1,

d a d u r c h g e k e n n z e i c h n e t,

- dass jede Folge von Rahmensynchronisationscodes ( $C_{SSCa}$ ), die von der Basisstation in einem Rahmen ausgesendet werden kann, eine Codegruppe ( $CG(m)$ ) bildet, und  
30
- dass die Codegruppen ( $CG(m)$ ) in mindestens zwei Codegruppenspeichern ( $CG\_ROM\_EVEN$ ,  $CG\_ROM\_ODD$ ), welche insbesondere Festwertspeicher sind, abgespeichert sind.

3. Vorrichtung (1) nach Anspruch 2,

35 d a d u r c h g e k e n n z e i c h n e t,

- dass die zweite Einheit ( $PEAK\_DETECT$ , 3) des Weiteren zur Berechnung der von der Basisstation ausgesendeten Code-



gruppe (CG(m)) aus den in den mindestens zwei Zwischen-  
speichern (TEMP\_RAM\_EVEN, TEMP\_RAM\_ODD) abgespeicherten E-  
nergiewerten (A(i,j)) und in Abhängigkeit von den bekann-  
ten Codegruppen (CG(m)) ausgelegt ist.

5

4. Vorrichtung (1) nach Anspruch 2 oder 3,

d a d u r c h g e k e n n z e i c h n e t,

- dass den mindestens zwei Codegruppenspeichern

10

(CG\_ROM\_EVEN, CG\_ROM\_ODD) jeweils eine Adressengenerie-

rungseinheit (ADDR\_MAP\_1, ADDR\_MAP\_2) nachgeschaltet ist,

welche anhand von aus den mindestens zwei Codegruppenspei-

chern (CG\_ROM\_EVEN, CG\_ROM\_ODD) ausgegebenen Elementen

(i1, i2) der Codegruppen (CG(m)) Adressen (ADDR1, ADDR2)

generieren,

15

- dass die Adressen (ADDR1, ADDR2) jeweils einem der mindes-

tens zwei Zwischenspeicher (TEMP\_RAM\_EVEN, TEMP\_RAM\_ODD)

zugeführt werden, und

- dass die mindestens zwei Zwischenspeicher (TEMP\_RAM\_EVEN,

TEMP\_RAM\_ODD) jeweils einen in ihnen abgespeicherten Ener-

20

giwert (A(i1,j1), A(i2,j2)), welcher durch die dem

betreffenden Zwischenspeicher (TEMP\_RAM\_EVEN,

TEMP\_RAM\_ODD) zugeführte Adresse (ADDR1, ADDR2) bezeichnet

ist, ausgeben.

25

5. Vorrichtung (1) nach Anspruch 4,

g e k e n n z e i c h n e t d u r c h

- eine erste Steuereinheit (CG\_ADDR\_CALC) zur Steuerung der

Ausgabe der Elemente (i1, i2) der Codegruppen (CG(m)) aus

den mindestens zwei Codegruppenspeichern (CG\_ROM\_EVEN,

30

CG\_ROM\_ODD).

6. Vorrichtung (1) nach Anspruch 4 oder 5,

g e k e n n z e i c h n e t d u r c h

- eine zweite Steuereinheit (AMAT\_ADDR\_CALC) zur Steuerung

35

der Generierung der Adressen (ADDR1, ADDR2) in den Adres-

sengenerierungseinheiten (ADDR\_MAP\_1, ADDR\_MAP\_2).

7. Vorrichtung (1) nach einem oder mehreren der Ansprüche 4 bis 6,

g e k e n n z e i c h n e t d u r c h

- eine dritte Steuereinheit (CONTROL\_MUX\_1/2, MUX\_1, MUX\_2) zur Steuerung der Zufuhr der Adressen (ADDR1, ADDR2) zu den mindestens zwei Zwischenspeichern (TEMP\_RAM\_EVEN, TEMP\_RAM\_ODD).

8. Vorrichtung (1) nach einem oder mehreren der Ansprüche 4 bis 7,

g e k e n n z e i c h n e t d u r c h

- einen den mindestens zwei Zwischenspeichern (TEMP\_RAM\_EVEN, TEMP\_RAM\_ODD) nachgeschalteten Addierer (ADD), welcher die von den mindestens zwei Zwischenspeichern (TEMP\_RAM\_EVEN, TEMP\_RAM\_ODD) ausgegebenen Energiewerte (A(i1,j1)) aufsummiert, wobei mindestens einer der Summanden bei Bedarf durch den Energiewert Null ersetzt wird.

9. Vorrichtung (1) nach Anspruch 8,

g e k e n n z e i c h n e t d u r c h

- eine vierte Steuereinheit (CONTROL\_MUX\_3, CONTROL\_MUX\_4, MUX\_3, MUX\_4) zur Steuerung der Zufuhr der Summanden zu dem Addierer (ADD).

10. Vorrichtung (1) nach Anspruch 8 oder 9,

g e k e n n z e i c h n e t d u r c h

- einen dem Addierer (ADD) nachgeschalteten Akkumulator (ACCU), welcher eine vorgegebene Anzahl von nacheinander von dem Addierer (ADD) ausgegebenen Energiewerten aufsummiert.

11. Vorrichtung (1) nach Anspruch 10,

g e k e n n z e i c h n e t d u r c h

- eine dem Akkumulator (ACCU) nachgeschaltete dritte Einheit (PEAK\_DETECT) zur Bestimmung des größten von dem Akkumulator (ACCU) ausgegebenen Energiewerts (Dval(m<sub>max</sub>, n<sub>max</sub>)).

12. Vorrichtung (1) nach Anspruch 11,  
g e k e n n z e i c h n e t d u r c h

- eine der dritten Einheit (PEAK\_DETECT) nachgeschaltete  
5 vierte Einheit (3) zur Berechnung des Rahmenbeginns des  
von der Basisstation ausgesendeten Funksignals und der von  
der Basisstation ausgesendeten Codegruppe (CG(m)).

13. Vorrichtung (1) nach einem oder mehreren der vorhergehen-  
10 den Ansprüche,

d a d u r c h g e k e n n z e i c h n e t,

- dass die in den mindestens zwei Zwischenspeichern  
(TEMP\_RAM\_EVEN, TEMP\_RAM\_ODD) abgelegten Energiewerte  
(A(i,j)) entsprechend dem Zeitschlitz, in dem die ihnen  
15 zugrunde liegenden Rahmensynchronisationscodes (C<sub>SSCa</sub>) emp-  
fangen wurden, mit einem Index j gekennzeichnet sind, und
- dass die empfangenen Energiewerte (A(i,j)) in Abhängigkeit  
von ihrem Index j in den mindestens zwei Zwischenspeichern  
(TEMP\_RAM\_EVEN, TEMP\_RAM\_ODD) abgelegt sind.

20

14. Vorrichtung (1) nach Anspruch 13,  
d a d u r c h g e k e n n z e i c h n e t,

- dass jeder der empfangenen Energiewerte (A(i,j)) in genau  
einem der mindestens zwei Zwischenspeicher (TEMP\_RAM\_EVEN,  
25 TEMP\_RAM\_ODD) abgelegt ist, und
- dass zumindest ein Energiewert (A(i,j = 14)) zusätzlich in  
einem weiteren der mindestens zwei Zwischenspeicher  
(TEMP\_RAM\_EVEN, TEMP\_RAM\_ODD) abgelegt ist.

30 15. Vorrichtung (1) nach einem oder mehreren der Ansprüche 2  
bis 14,

d a d u r c h g e k e n n z e i c h n e t,

- dass die Elemente (CG(m,n)) der Codegruppen (CG(m)) ent-  
sprechend dem Zeitschlitz, auf den sie sich beziehen, mit  
35 einem Index n gekennzeichnet sind, und
- dass jedes Element (CG(m,n)) der Codegruppen (CG(m)) in  
Abhängigkeit von seinem Index n in genau einem der mindes-

tens zwei Codegruppenspeicher (CG\_ROM\_EVEN, CG\_ROM\_ODD) abgelegt ist, und

- dass die Anzahl der Codegruppenspeicher (CG\_ROM\_EVEN, CG\_ROM\_ODD) gleich der Anzahl der Zwischenspeicher (TEMP\_RAM\_EVEN, TEMP\_RAM\_ODD) ist.

16. Vorrichtung (1) nach Anspruch 15,

dadurch gekennzeichnet,

- dass die Elemente (CG(m,n)) der Codegruppen (CG(m)) mit einem geraden Index n in einem ersten Codegruppenspeicher (CG\_ROM\_EVEN) und die Elemente (CG(m,n)) der Codegruppen (CG(m)) mit einem ungeraden Index n in einem zweiten Codegruppenspeicher (CG\_ROM\_ODD) abgelegt werden.

17. Vorrichtung (1) nach einem oder mehreren der vorhergehenden Ansprüche,

dadurch gekennzeichnet,

- dass die erste Einheit (2) derart ausgelegt ist, dass sie die Energiewerte (A(i,j)) mit Hilfe von Korrelationen der empfangenen Rahmensynchronisationscodes mit einer den bekannten Rahmensynchronisationscodes (C<sub>SSCa</sub>) zugrunde liegenden gemeinsamen Folge (z) und einer anschließenden Hadamard-Transformation berechnet.

18. Vorrichtung (1) nach einem oder mehreren der vorhergehenden Ansprüche,

dadurch gekennzeichnet,

- dass die Datenübertragung zwischen der Basisstation und dem Mobilfunkempfänger auf dem UMTS-Standard basiert.

## Zusammenfassung

Vorrichtung zur Synchronisation eines Mobilfunkempfängers auf eine Rahmenstruktur eines empfangenen Funksignals

5

Die Erfindung betrifft eine Vorrichtung (1) zur beschleunigten Synchronisation eines Mobilfunkempfängers auf eine Rahmenstruktur eines empfangenen Funksignals, mit einer Einheit (2) zur Bestimmung von Energiewerten, die für jeden Rahmen-  
synchronisationscode pro Zeitschlitz von dem Mobilfunkempfänger empfangen wurden, mindestens zwei Zwischenspeichern  
(TEMP\_RAM\_EVEN, TEMP\_RAM\_ODD) zur Speicherung der Energiewerte und einer Einheit (PEAK\_DETECT, 3) zur Berechnung des Rahmenbeginns des Funksignals aus den Energiewerten und den bekannten Rahmensynchronisationscodes.

10

15

(Fig. 2 für die Zusammenfassung)

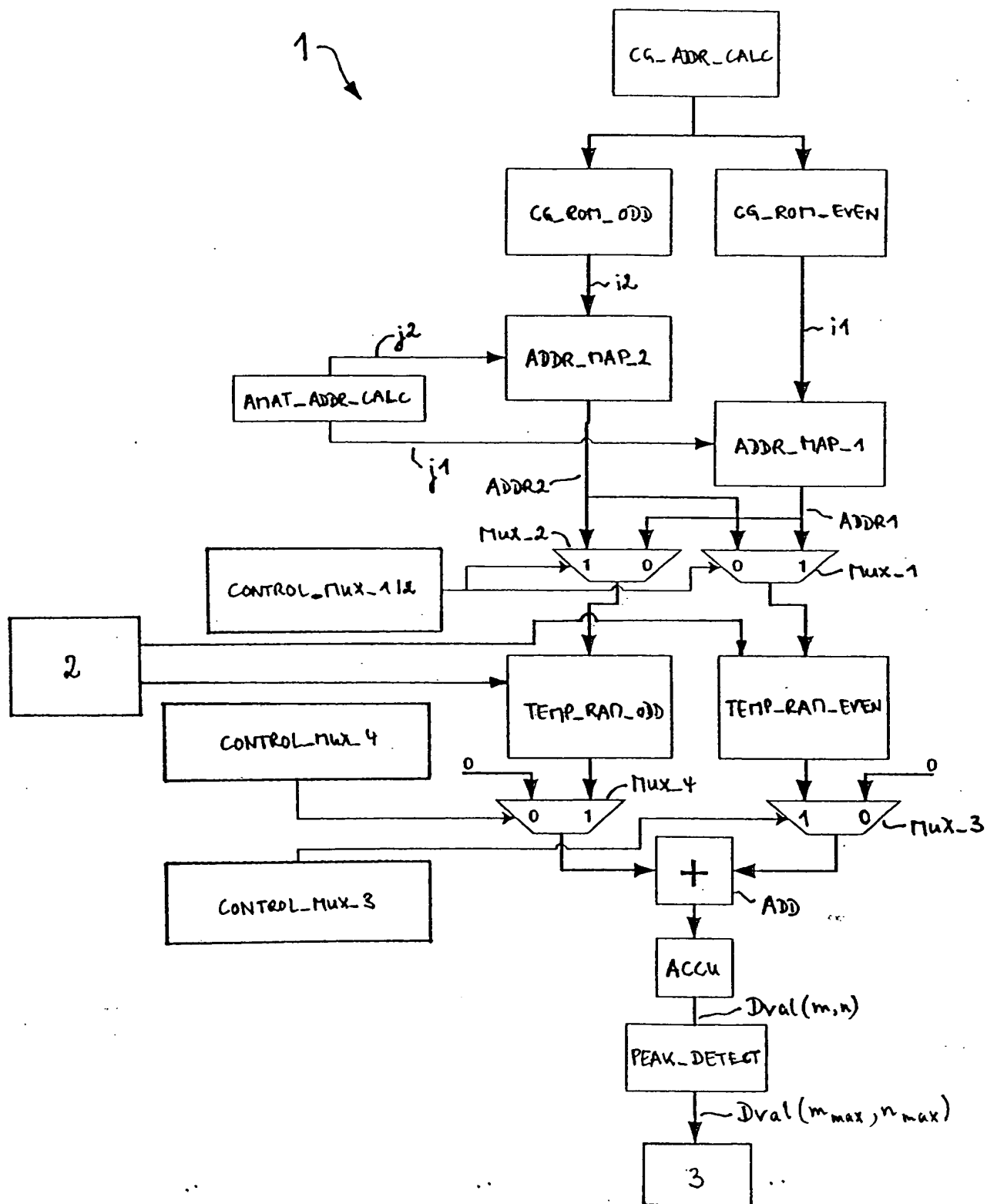


Fig. 2

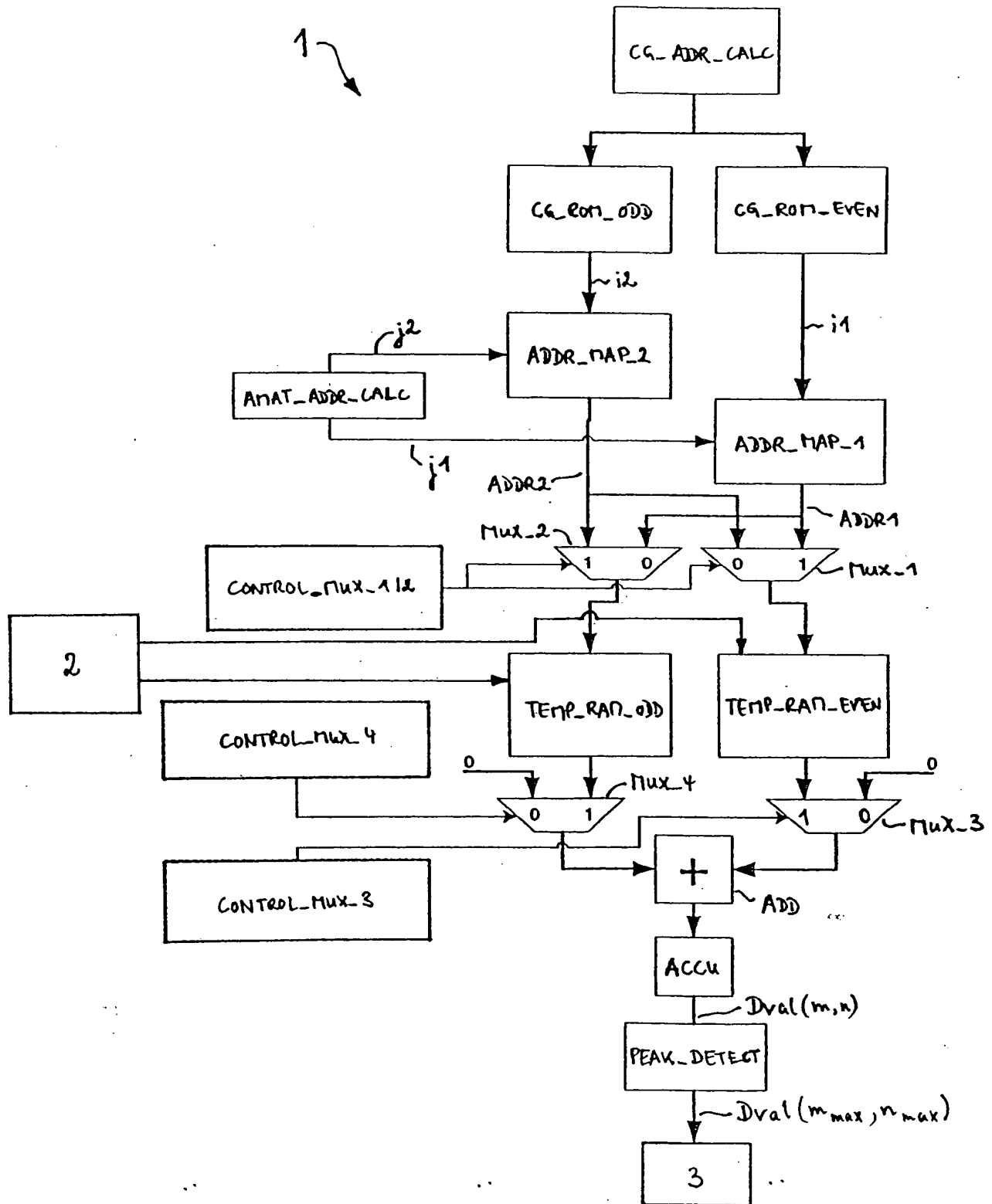
1/4

C SSC7

C SSCa

	Zeitschlitz														
	#0	#1	#2	#3	#4	#5	#6	#7	#8	#9	#10	#11	#12	#13	#14
C6(0)	1	1	2	8	9	10	15	8	10	16	2	7	15	7	16
C6(1)	1	1	5	16	7	3	14	16	3	10	5	12	14	12	10
C6(2)	1	2	1	15	5	5	12	16	6	11	2	16	11	15	12
C6(3)	1	2	3	1	8	6	5	2	5	8	4	4	6	3	7
C6(4)	1	2	16	6	6	11	15	5	12	1	15	12	16	11	2
C6(5)	1	3	4	7	4	1	5	5	3	6	2	8	7	6	8
C6(6)	1	4	11	3	4	10	9	2	11	2	10	12	12	9	3
C6(7)	1	5	6	6	14	9	10	2	13	9	2	5	14	1	13
C6(8)	1	6	10	10	4	11	7	13	16	11	13	6	4	1	16
C6(9)	1	6	13	2	14	2	6	5	5	13	10	9	1	14	10
C6(10)	1	7	8	5	7	2	4	3	8	3	2	6	6	4	5
C6(11)	1	7	10	9	16	7	9	15	1	8	16	8	15	2	2
C6(12)	1	8	12	9	9	4	13	16	5	1	13	5	12	4	8
C6(13)	1	8	14	10	14	1	15	15	8	5	11	4	10	5	4
C6(14)	1	9	2	15	15	16	10	7	8	1	10	8	2	16	9
C6(15)	1	9	15	6	16	2	13	14	10	11	7	4	5	12	3
C6(16)	1	10	9	11	15	7	6	4	16	5	2	12	13	3	14
C6(17)	1	11	14	4	13	2	9	10	12	16	8	5	3	15	6
C6(18)	1	12	12	13	14	7	2	8	14	2	1	13	11	8	11
C6(19)	1	12	15	5	4	14	3	16	7	8	6	2	10	11	13
C6(20)	1	15	4	3	7	6	10	13	12	5	14	16	8	2	11
C6(21)	1	16	3	12	11	9	13	5	8	2	14	7	4	10	15
C6(22)	2	2	5	10	16	11	3	10	11	8	5	13	3	13	8
C6(23)	2	2	12	3	15	5	8	3	5	14	12	9	8	9	14
C6(24)	2	3	6	16	12	16	3	13	13	6	7	9	2	12	7
C6(25)	2	3	8	2	9	15	14	3	14	9	5	5	15	8	12
C6(26)	2	4	7	9	5	4	9	11	2	14	5	14	11	16	16
C6(27)	2	4	13	12	12	7	15	10	5	2	15	5	13	7	4
C6(28)	2	5	9	9	3	12	8	14	15	12	14	5	3	2	15
C6(29)	2	5	11	7	2	11	9	4	16	7	16	9	14	14	4
C6(30)	2	6	2	13	3	3	12	9	7	16	6	9	16	13	12
C6(31)	2	6	9	7	7	16	13	3	12	2	13	12	9	16	6
C6(32)	2	7	12	15	2	12	4	10	13	15	13	4	5	5	10
C6(33)	2	7	14	16	5	9	2	9	16	11	11	5	7	4	14
C6(34)	2	8	5	12	5	2	14	14	8	15	3	9	12	15	9
C6(35)	2	9	13	4	2	13	8	11	6	4	6	8	15	15	11
C6(36)	2	10	3	2	13	16	8	10	8	13	11	11	16	3	5
C6(37)	2	11	15	3	11	6	14	10	15	10	6	7	7	14	3
C6(38)	2	16	4	5	16	14	7	11	4	11	14	9	9	7	5
C6(39)	3	3	4	6	11	12	13	6	12	14	4	5	13	5	14
C6(40)	3	3	6	5	16	9	15	5	9	10	6	4	15	4	10
C6(41)	3	4	5	14	4	6	12	13	5	13	6	11	11	12	14
C6(42)	3	4	9	16	10	4	16	15	3	5	10	5	15	6	6
C6(43)	3	4	16	10	5	10	4	9	9	16	15	6	3	5	15
C6(44)	3	5	12	11	14	5	11	13	3	6	14	6	13	4	4
C6(45)	3	6	4	10	6	5	9	15	4	15	5	16	16	9	10
C6(46)	3	7	8	8	16	11	12	4	15	11	4	7	16	3	15
C6(47)	3	7	16	11	4	15	3	15	11	12	12	4	7	8	16
C6(48)	3	8	7	15	4	8	15	12	3	16	4	16	12	11	11
C6(49)	3	8	15	4	16	4	8	7	7	15	12	11	3	16	12
C6(50)	3	10	10	15	16	5	4	6	16	4	3	15	9	6	9
C6(51)	3	13	11	5	4	12	4	11	6	6	5	3	14	13	12
C6(52)	3	14	7	9	14	10	13	8	7	8	10	4	4	13	9
C6(53)	5	5	8	14	16	13	6	14	13	7	8	15	6	15	7
C6(54)	5	6	11	7	10	8	5	8	7	12	12	10	6	9	11
C6(55)	5	6	13	8	13	5	7	7	6	16	14	15	8	16	15
C6(56)	5	7	9	10	7	11	6	12	9	12	11	8	8	6	10
C6(57)	5	9	6	8	10	9	8	12	5	11	10	11	12	7	7
C6(58)	5	10	10	12	8	14	9	7	8	9	5	12	6	7	6
C6(59)	5	10	12	6	5	12	8	9	7	6	7	8	11	11	9
C6(60)	5	13	15	15	14	8	6	7	16	8	7	13	14	5	16
C6(61)	9	10	13	10	11	15	15	9	16	12	14	13	16	14	11
C6(62)	9	11	12	15	12	9	13	13	11	14	10	16	15	14	16
C6(63)	9	12	10	15	13	14	9	14	15	11	11	13	12	16	10

Fig. 1





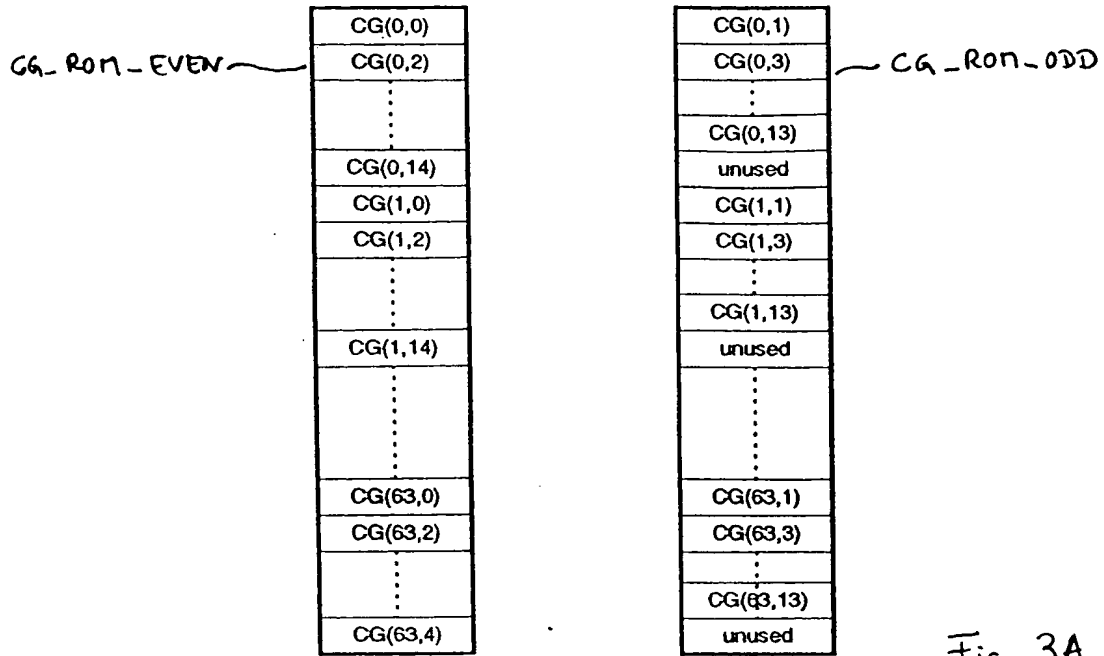


Fig. 3A

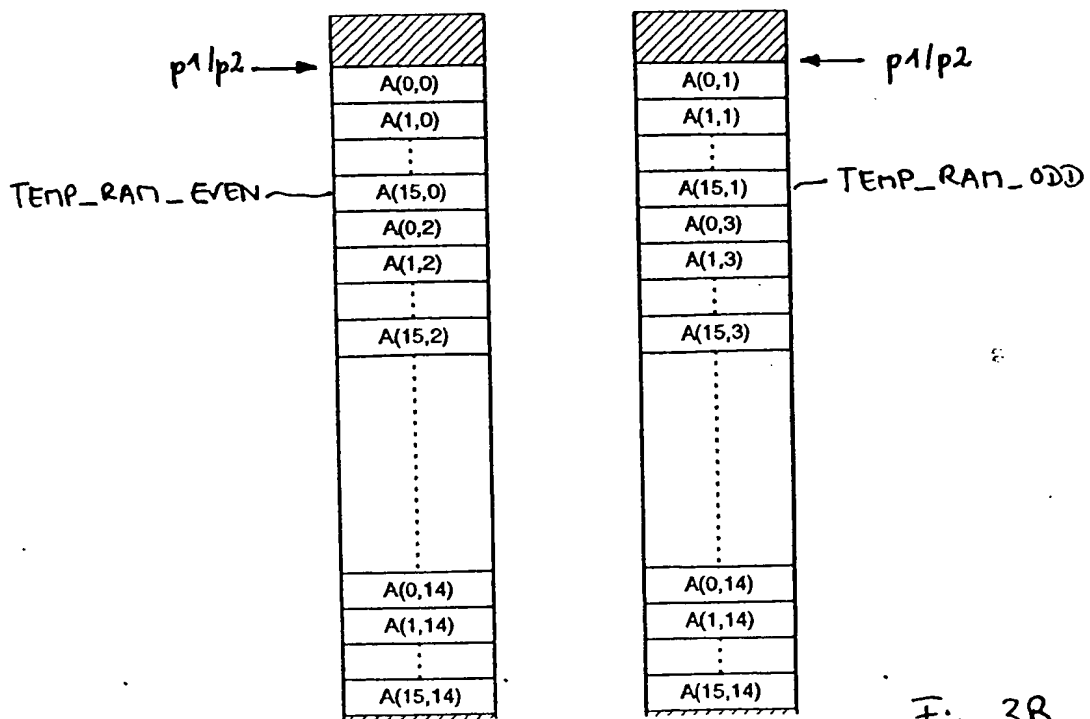


Fig. 3B

$j_1 = (2k - n) \bmod 15$

$j_2 = (2k + 1 - n) \bmod 15$

n \ k	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14
0	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14
1	13	14	0	1	2	3	4	5	6	7	8	9	10	11	12
2	12	13	14	0	1	2	3	4	5	6	7	8	9	10	11
3	11	12	13	14	0	1	2	3	4	5	6	7	8	9	10
4	10	11	12	13	14	0	1	2	3	4	5	6	7	8	9
5	9	10	11	12	13	14	0	1	2	3	4	5	6	7	8
6	8	9	10	11	12	13	14	0	1	2	3	4	5	6	7
7	7	8	9	10	11	12	13	14	0	1	2	3	4	5	6
8	6	7	8	9	10	11	12	13	14	0	1	2	3	4	5
9	5	6	7	8	9	10	11	12	13	14	0	1	2	3	4
10	4	5	6	7	8	9	10	11	12	13	14	0	1	2	3
11	3	4	5	6	7	8	9	10	11	12	13	14	0	1	2
12	2	3	4	5	6	7	8	9	10	11	12	13	14	0	1
13	1	2	3	4	5	6	7	8	9	10	11	12	13	14	0
14	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14

Fig. 4